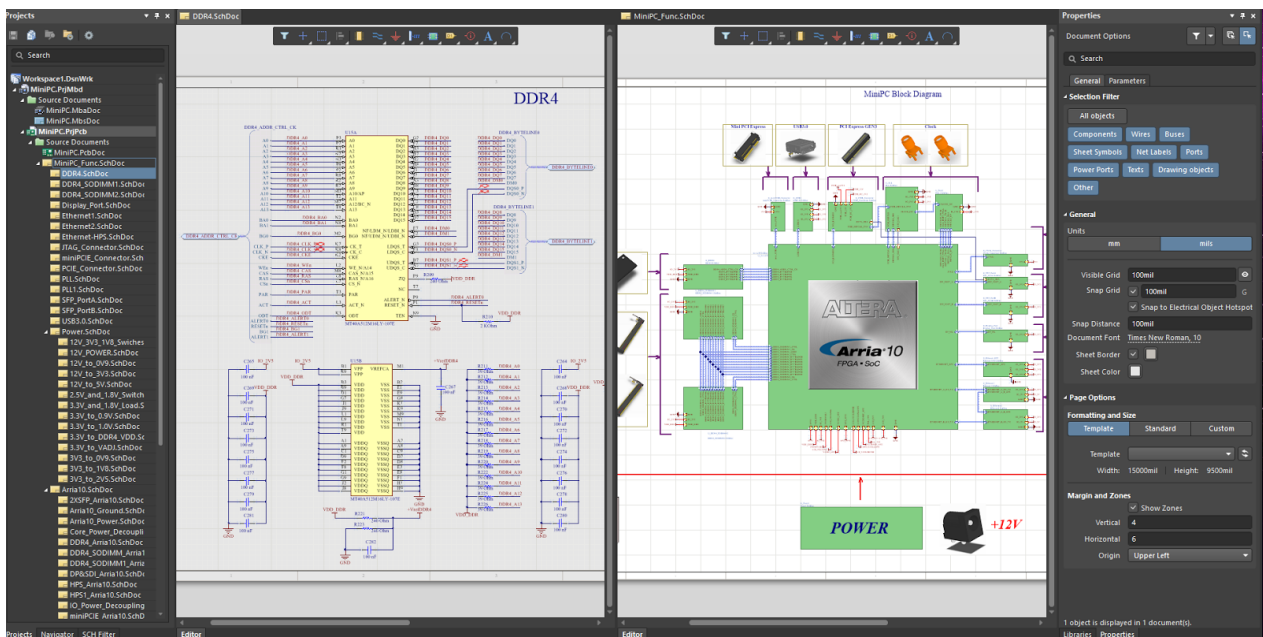


## 機能と利点

- PCBのレイアウト作業を開始する前であっても、デザイン/エレクトリカル ルールチェックでデザインを検証・確認できます。
- 簡単にシンプルな自動化設計アノテーションを使用できます。
- マルチチャンネルデザイン機能では、設計を簡単に再利用するためのプラットフォームを使用できます。
- 最新で強力な統合回路設計エディターを活用できます。
- 階層設計により、大規模で複雑なプロジェクトがこれまでよりも管理しやすくなります。



## 回路設計

PCBには回路図で設計した情報がそのまま反映されるため、PCBが設計の要件どおりに機能するためには、回路図の設計が正しくなければなりません。ゼロからの設計であれ、既存の設計を使用するのであれば、Altium Designerの回路設計では作業をすばやく完了するために必要なツールがすべて揃っています。現在の設計に必要な作業は、コンポーネントの構築やそれらの接続にとどまるものではありません。Altium Designerの最新のインターフェイスでは回路設計作業を直感的に行えるため、設計プロジェクトのあらゆる要素を簡単に検索、配置、接続、絞り込み、選択、整理できます。

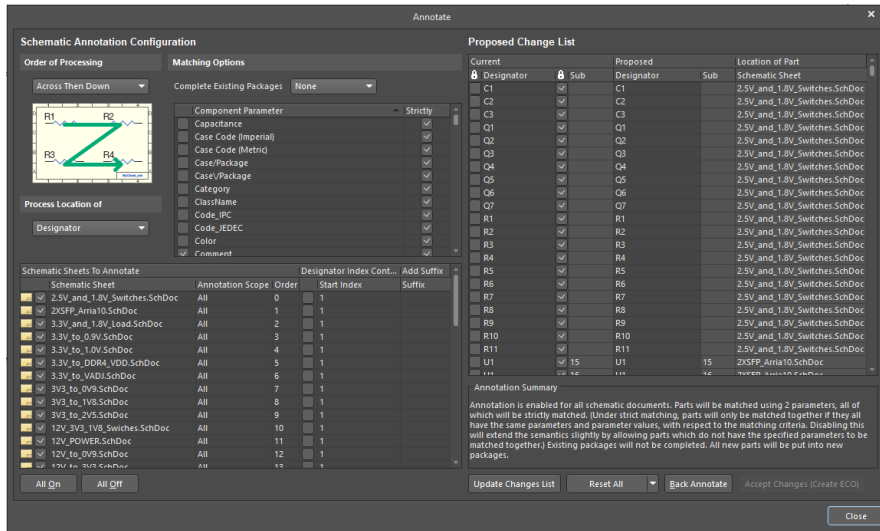
Altium Designerの回路図の中核を成す入力と編集の機能は、PCBエディター、デジアナ混在信号シミュレーションツール、サプライチェーン、3D PCBモデリング、PDNアナライザー、ユーザーのライブラリデータベースと密接に連携します。コンポーネントの入手可能性、価格、ライフサイクル、where-usedといった実用的な大量の情報や共同作業ツールに加えてこれらの統合ツールをすべて利用することで、最初から設計作業を適切に進める可能性を高めながら、プロジェクトにかかる時間やコストを削減するためのスマートな意思決定を行うことができます。

## デジグネータのアノテーション

アノテーションとは、作業について詳述し、デザイン内の異なる領域と常に同期させるために必要な所定のタスクであり、詳細を明確にすることを目的に、重要なまたは説明となる注記を加えることです。ここで最も重要になるのは、それぞれのコンポーネントを固有に識別できるようにするための体系的かつ系統的なプロセスです。アノテーションは、コンポーネントのデジグネータに基づいて各コンポーネントを参照する第一の手段です。

また、アノテーションによってすべての回路図コンポーネントと物理的なPCBの実装との関連付けを維持できるようになります。PCBレイアウトを変更することで、デジグネータの再割り当てやアノテーションの付け直しが発生する場合がありますが、こうした変更は回路図環境に戻される必要があります。

Altium Designerではアノテーションの処理、追跡、検証が自動化され、設計データが常に同期されます。回路図とPCBレベルのデジグネータ間の同期によって設計の整合性が向上し、エラーが低減します。



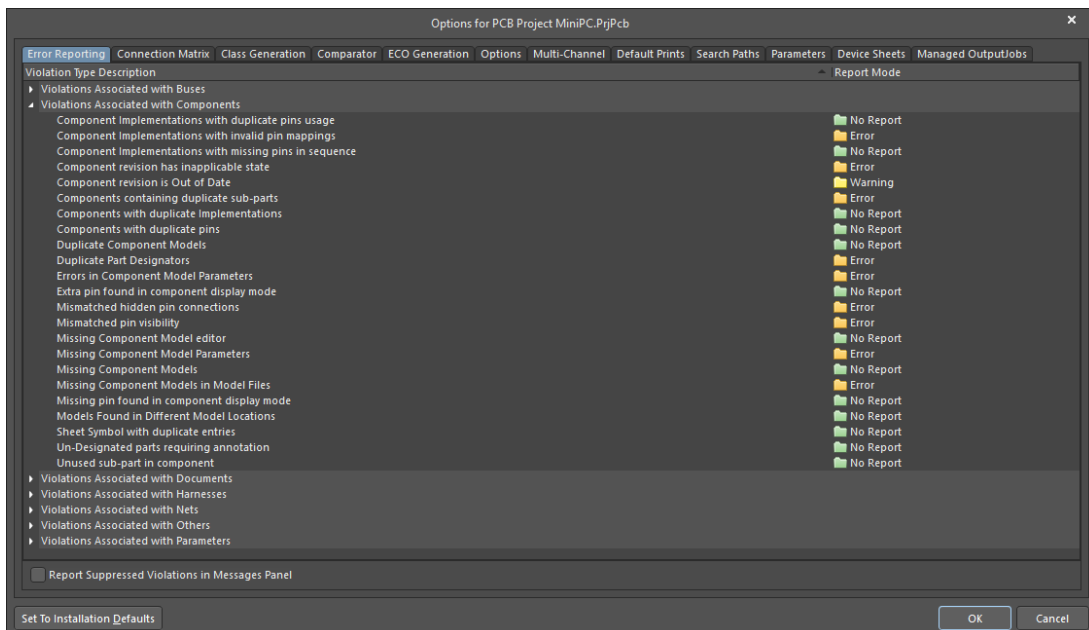
シンプルなアノテーション

## 電気的 ルールチェック

PCB設計には、基板のレイアウトプロセスを制御し、作業中に間違いを発生しやすくするためのルール（オンラインのデザインルールチェック）がありますが、デザインの検証は回路設計ほど明確ではなく、設計者の判断が必要になります。Altium Designerの電気的 ルールチェック（ERC）は、回路図を検証し、修正が簡単でコスト効率も低下しにくい設計の早い段階でミスを見逃すことに役立ちます。的確なPCBは的確な回路図からしか作成できません。そのため、基板のレイアウトに移る前に回路図設計を検証するためのツールをいつでも使えるようにすることが重要です。

Altium DesignerのERCでは、バス、コードシンボル、コンポーネント、ハーネス、ネット、パラメーター、ドキュメントに関連するものなど、回路図のソースドキュメントで違反が発生し得るすべてのものに対して報告のレベルを指定することができます。コンパイルが基礎的な構想であるAltium Designerの環境では、コンパイルしてERCを実行すると、デジグネータの重複、ワイヤに接触していないネットラベル、シート番号の重複といった違反など、多数の問題についてチェックが行われます。

さらに安心なのは、PCBボードデザインのリリースで不可欠なプロセスとして、デザインを検証するための出力ファイルへ割り当てた検証レポートを設定できることです。検証チェックを通過しなかったデザインはリリースすることができません。

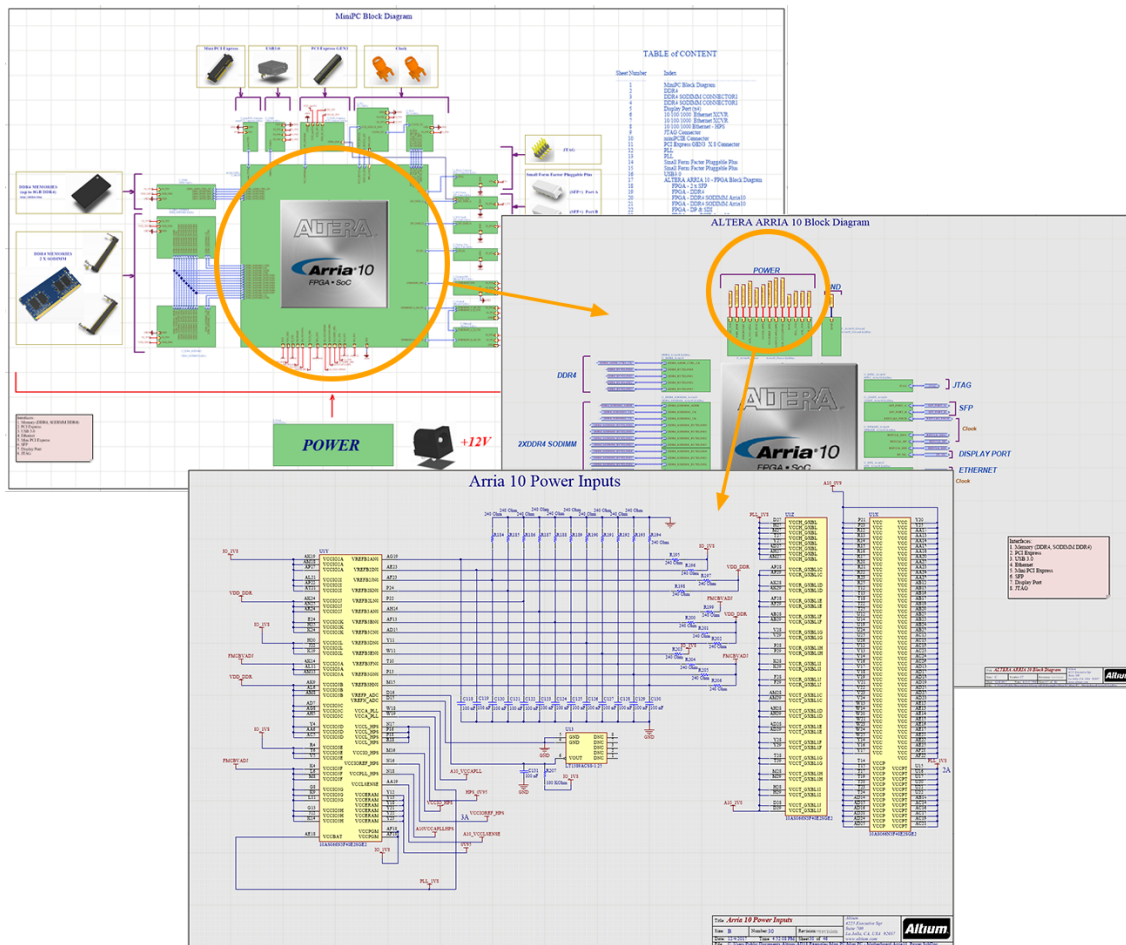


電気的 チェックの検証レポート

## 階層とマルチチャンネルデザイン

残念ながら、すべての設計が単純でフラットな階層構造になっているわけではなく、多くの階層設計は複雑です。幸いなことに、Altium Designerの階層設計環境では、ブロック図の最上位でデザインを作成することで、設計プロジェクトを管理しやすい論理的なグループ（電源、アナログのフロントエンド、プロセッサ、IO、センサーなど）に分割することができます。

電子設計に同じ回路が繰り返し使用されるのは珍しいことではありません。これは、オーディオやデータ収集用の基板によく見られます。Altium Designerのマルチチャンネルデザイン機能では、こうした設計に対応しています。この機能では、反復される回路を一度、設計すると、それを必要な回数だけ繰り返すことができるため、設計者は時間を大幅に節約できます。つまり、回路側では時間を節約でき、PCB側では同一の回路に対して回路のレイアウトや配線を自動的に複製できます。変更は、基礎となる論理的な領域に加えることが可能で、その結果がデザイン全体に反映されます。ブロックを再利用することで、全体としての作業や修正の可能性が最小限になるうえ、設計の整合性も向上します。



階層設計では、デザインが階層的な論理モジュールに分割され、より効率的に設計できます

## 回路図のデザインルール

回路図（ネット、ワイヤ、バス、ハーネス、あらゆるコンポーネントやシート、ドキュメントのパラメーター）には、デザインルールの「ディレクティブ」を追加できます。これらは、基板の設計を最初から適切に進めることを目的に、PCBのレイアウトを正しく行うためのルールを自動的に実行するために使用されます。

この例としては、差動ペアの定義やDDRメモリ配線用のlength-matchingルールなどが挙げられます。配線やレイアウトに対するデザインルールを指定すると、時間を節約できるだけでなく、回路図で指示できます。ここでの利点は、発生し得るエラーが少なくなり、筐体との衝突といった既存のエラーを特定できることです。エラーを減らしたうえで、設計段階の早い段階で特定できるようになるため、製造や再設計のコストを削減できます。