TASKING®

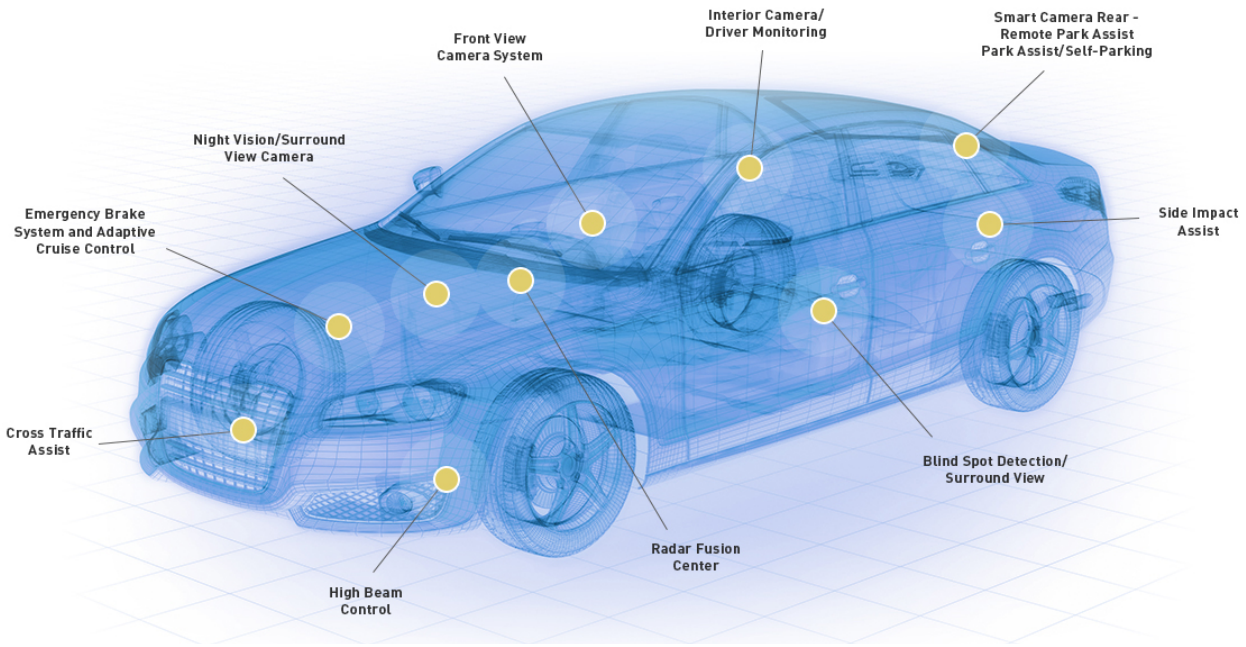
INFINEON AURIX™ 2Gと適切なコンパイラの活用

INFINEON AURIX™ 2Gと適切なコンパイラの活用

概要:

自動車業界が、エレクトロニクスへの依存度を高めてきていることに疑いはありません。高度運転支援システム（ADAS）、レーダー、センサーフュージョン、車載インフォテインメント（IVI）システムは全て、テレマティクス、安全システム、エンターテインメント、通信、情報接続性などの幅広い機能を提供しています。エレクトロニクスは、自動車の総生産コストの少なくとも30%を占めると推定されています。（1）新しい自動車は20 ～70の電子制御ユニットを搭載し、1億以上のオブジェクトコード命令（ソフトウェアで約1GB）を含んでいる場合があります。（2）

業界の高信頼性要件、品質要件、増え続ける性能要求に対応する機能を制御ユニットが備えることはますます重要となっています。しかし、組み



込みソフトウェアのコンパイラとリンカーが、プログラミングと性能の最適化を通してこれらの機能を利用できることも同様に必要です。

INFINEON AURIX 2G TRICOREプロセッサの紹介

TriCore™ファミリのリアルタイム性能と組み込み安全機能は輸送業界に最適です。高性能TriCoreコアに加えて特殊機能セットと安全性を備えたAURIX™は、内燃機関の制御、電気自動車、ハイブリッド車、変速機制御ユニット、シャーシおよびパワートレインアプリケーション、ブレーキシステム、電動パワーステアリングシステム、エアバッグ、レーダー、センサーフュージョン、IVIシステム、ADASなどの各種車載アプリケーションのための理想的なプラットフォームです。

AURIXアーキテクチャーは、車載用温度レンジ全体にわたって最大300MHzで動作する最大6つの独立した高性能32ビットスーパースカラーTriCore V1.6.2 CPUで構成されています。このアーキテクチャーは、監査済みのISO26262準拠プロセスに従って開発されており、アプリケーションレベルでASIL-Dを満たすように設計されています。AURIXの2Gプロセッサは、車載ソフトウェア設計者がアプリケーション性能を最大化できる多数の機能を備えています。

- マルチコアロックステップアーキテクチャー
- エラー訂正コード（ECC）を備えたnearおよびfarメモリを使った柔軟なメモリ管理
- 内蔵されたハードウェアセキュリティモジュール（HSM）
- スーパースカラーコア（TriCore）
- 内蔵汎用タイマーモジュール（GTM）
- ハードウェア高速フーリエ変換（FFT）のサポート

ソフトウェア設計者はこれらの各機能から大きな利益を得ることができます。これらの機能の多くは、コンパイラとリンカーから直接アクセスする場合、最も効果的に機能します。

マルチコアアーキテクチャーの威力

車載組み込みアプリケーションの多くは、厳しい安全要件の対象です。これらの要件を満たすための1つの方法はロックステップ技術を使うことです。ロックステップ技術では、メインコアとロックステップコアが並行して同じソフトウェアを実行し、実行エラーを検出します。従来のシステムは、ロックステップコードを実行するのに2つのプロセッサを必要とします。しかし、AURIX 2G TriCoreプロセッサを使うと、6つのコアのうちの4つが追加のロックステップコア（図2）を備えているため、1つのプロセッサでロックステップを実行できます。これにより、ISO26262で新たに求められる機能安全上の計算能力の基準を1つの統合デバイスで満たせるため、ASIL-D準拠を達成しながら開発の手間とコストを低減できます。

ロックステップの概要

システムの起動中に2つのプロセッサ（またはコア）が同じ状態に初期化され、同一の入力（コード、バス動作、非同期イベント）を受け取っている場合、それらは「ロックステップで動作している」と表現します。つまり、通常動作中、2つのプロセッサまたはコアの状態は最初から最後まで同じです。ロックステップ技術は、どちらかのプロセッサのエラーが2つのプロセッサの状態間に差を生じさせ、最終的に出力の差として現れることを想定しています。このような状況が発生した場合、その不一致に対してエラーフラグが立つため、適切な是正措置をとることができます。

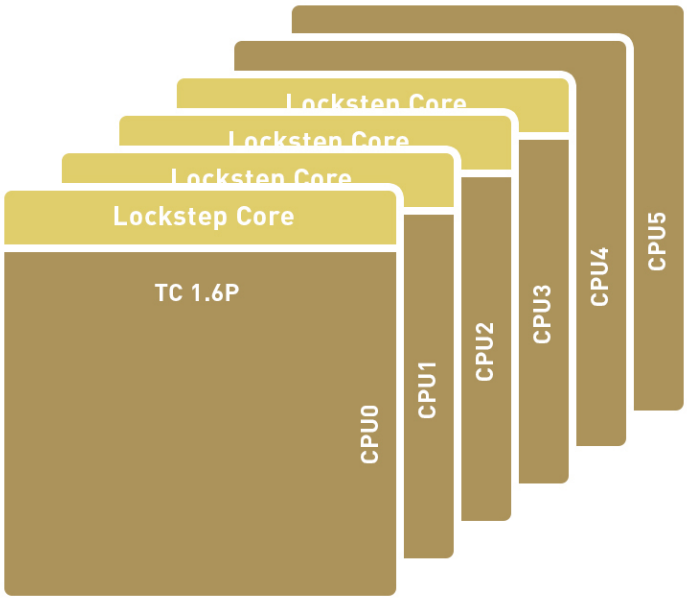


図1. AURIX 2G TriCoreプロセッサのマルチコアアーキテクチャー: 1つに統合されたデバイス上でも十分な計算能力を発揮します。

AURIXのロックステップアーキテクチャーは、物理的な分離、命令レベルの実行の相違、回路レベルの設計とタイミングの相違に起因する障害を制御および軽減するように設計されています。特殊機能には、2サイクル遅延、クロックおよびリセットネットワークの特殊設計、ロックステップコンパレーターの革新的設計が含まれています。

AURIXの多様なロックステップコアは、アーキテクチャーのハードウェアの多様性を提供し、共通原因障害（図2）をさらに減少させるように追加変換されています。

マルチコアアーキテクチャーは強力なツールであり、アプリケーションの安全性を大幅に高めることができます。しかし、最適化されたコンパイラとリンカーを利用し、ソフトウェアが最も効率的にコアを利用するようにすることはソフトウェア設計者の責任です。

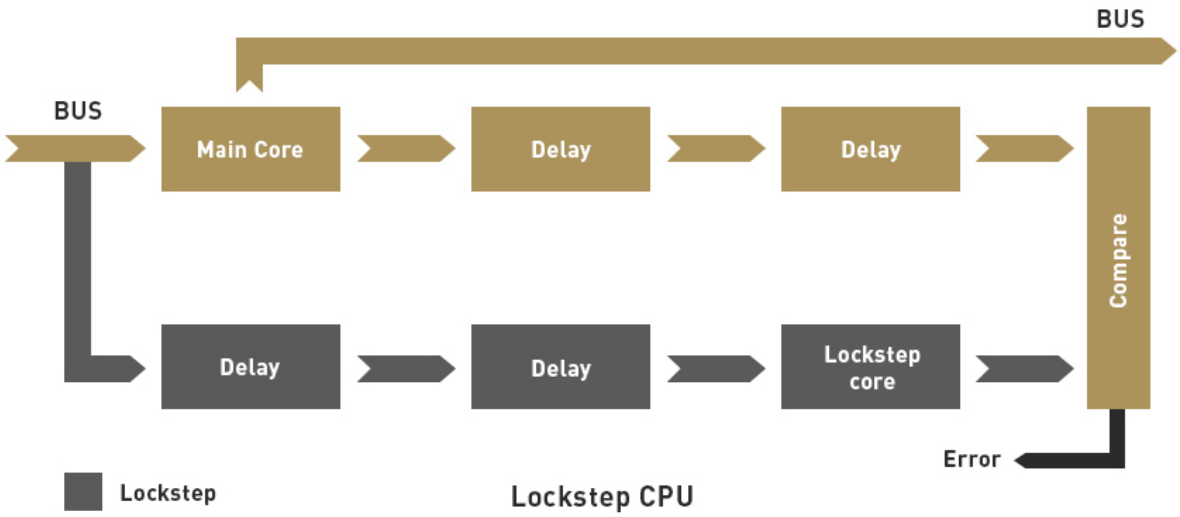


図2. ハードウェアのアーキテクチャー: メインコアとロックステップコアの間のハードウェアのアーキテクチャーの多様性は、共通原因故障の低減に役立ちます（Infineon社の提供による）。

メモリを最大限に活用

現代の自動車の電子システムの爆発的な成長は、半導体メモリに対する市場の需要に大きな影響を与えてきました。しかし、全てのメモリが同じように作られている訳ではありません。AURIX 2G TriCoreプロセッサのメモリアーキテクチャーは、アプリケーション設計の柔軟性を最大限に高めるために、以下のような、ECC保護を含む各種メモリを備えています。

- **スクラッチパッドメモリ -** 各コアは、限られた量のデータスクラッチパッドRAM（DSPR）とプログラムスクラッチパッドRAM（PSPR）を備えています。このタイプのメモリはニアメモリとも呼び、各コア上でバスを使わずにアドレス指定できるため、アクセスが非常に高速です。アプリケーションの性能を最大化するために、性能を重視するコードセグメントがニアメモリを使うようにマッピングできます。他のコアのDSPRとPSPRもアクセスできますが、これにはバスを必要とし、時間がかかります（マッピングは通常、起動時に1回限りの設定のためにのみ行われます）。
- **フラッシュメモリ -** 各コアは、フラッシュメモリも備えています。フラッシュメモリは、読み取り専用であり、不揮発性（永続的）です。フラッシュメモリの容量はスクラッチパッドメモリよりも著しく大きいですが、アクセスは低速です。
- **RAM -** このタイプのメモリは不揮発性ではありません。しかし、読み込みおよび書き込みアクセスをどちらもサポートします。フラッシュ同様、RAMの容量はスクラッチパッドメモリよりも著しく大きいですが、アクセスは低速です。

TriCoreプロセッサの柔軟なメモリアーキテクチャーを最大限に活用するため、利用可能な各種メモリを認識するコンパイラとメモリマッピングコンフィギュレーションが可能なリンカを使って設計する必要があります（図3）。

スーパースカラーコア

AURIX 2G TriCoreプロセッサは、スーパースカラー（各コアが命令レベルの並列性を実装しています）であるため、与えられたクロック速度で、スーパースカラーでない場合よりも多くの命令を実行できます。(3)

各コアは、複数の実行ユニットに発行するパイプラインを備えており、各実行ユニットは（一定の制約内で）1サイクル当たり1命令を実行できます。第1のユニットは、主にデータ演算命令とデータ条件付きジャンプを処理します。第2のユニットは、主にロード/ストアメモリアクセス、アドレス演算、無条件ジャンプ、呼び出し、コンテキストスイッチング動作を処理します。第3のユニットは、主にループ命令のために使います。命令が並列実行されると同時に、プロセッサは自動でデータリソースのハザードチェックおよび処理を行います。

スーパースカラーコアを活用する性能重視のアプリケーションを作成することに加えて、ソフトウェア設計者は、TriCoreパイプライン用に最適化したコンパイラを使ってコードをコンパイルすることで、アプリケーション性能を大幅に向上させることができます。

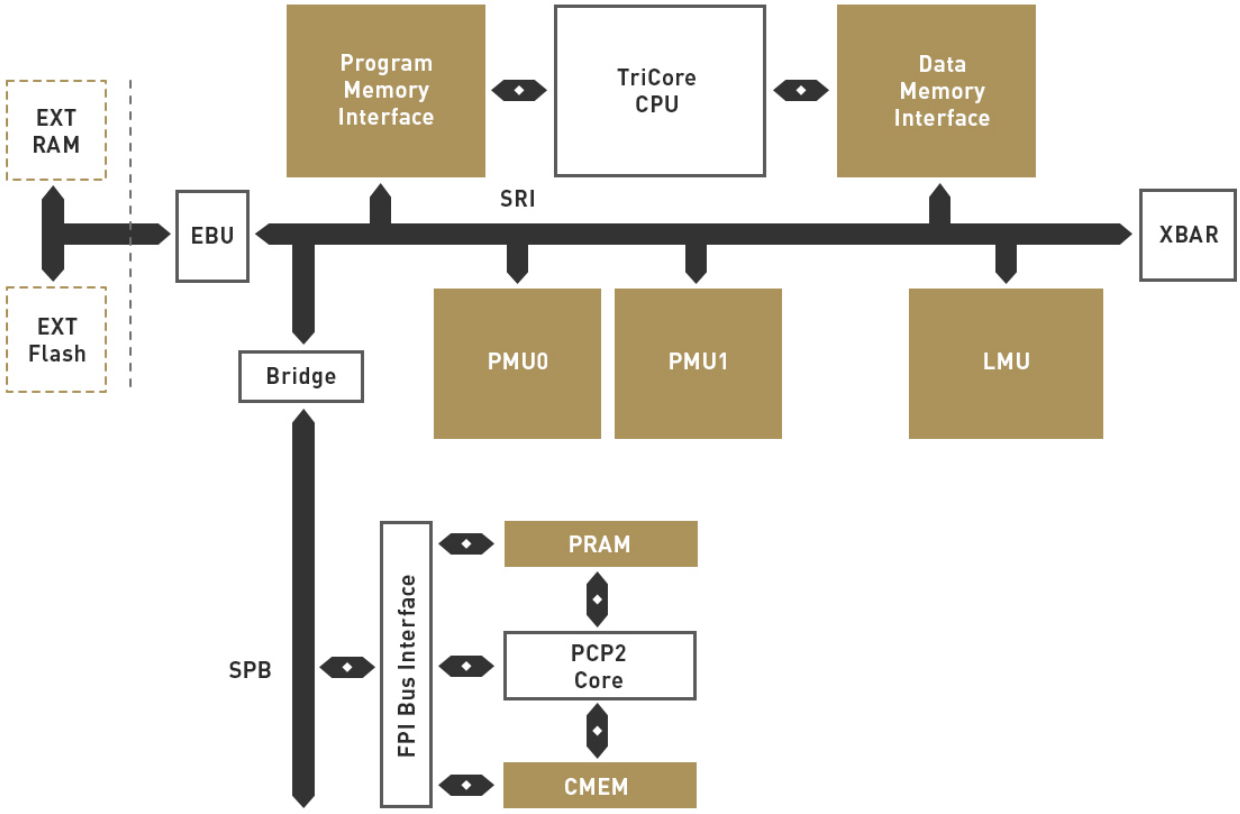


図3. メモリのアーキテクチャー: メモリの柔軟なアーキテクチャーは、メモリ性能に対する市場の需要の増大にソフトウェア設計者が対応するのに役立ちます。

内蔵ハードウェアセキュリティモジュール（HSM）によるアプリケーションの保護

一部の車載アプリケーションは、チューニング保護、イモビライザーシステム、安全なオンボード通信などの特定のセキュリティ機能に依存しています。このようなタイプのアプリケーションは、IP侵害、不正行為、ソフトウェアの乗っ取りなどの車両への侵入の脅威から保護する必要があります。

AURIX 2G TriCoreプロセッサは、32ビットCPUから成る安全なコンピューティングプラットフォームを提供する内蔵HSM、暗号鍵と一意の加入者識別子を記憶するためのアクセス保護された特殊メモリ、最新のAES-128暗号化用のハードウェアアクセラレータ、乱数生成（SHE、PRNG、TRNG）専用ハードウェアを備えています。ファイアウォールは、HSMが最も信頼できる部分として機能できるように、AURIXプロセッサ（図4）のその他の部分からHSMを分離します。HSMは、EVITA（E-safety Vehicle Intrusion proTected Applications）プロジェクトに従って開発されました。

HSMは、非常に柔軟なプログラム可能なソリューションです。最大20のキーを管理でき、AES-128とTRNGをハードウェアに実装する一方、ハッシュアルゴリズムまたは非対称暗号化などの顧客固有の要件をソフトウェアでプログラムできます。セキュアキーストレージは、分離されたHSM-DFLASH部によって提供されますが、代替のセキュアキーストレージは、専用HSM-PFLASH部を使って実現できます。SHE+ソフトウェアドライバーは、HSMドメイン内のハードウェアセキュリティ周辺モジュールを制御し、TriCoreホストコアと交信します。SHE+には、車載アプリケーションにHSMセキュリティ機能を統合するためのAUTOSAR CRYインターフェイスが付属しています。このインターフェイスには、AUTOSARへのインターフェイス、ホストコアとHSMの間の通信、キーストレージ機能、セキュリティ周辺ドライバーが含まれます。

ほとんどのセキュリティモジュールはアセンブリ言語でのみプログラム可能です。しかし、一部のコンパイラは、AURIX TriCoreのHSMのC言語でのプログラミングをサポートしているため、より簡単に素早くコードを開発できます。

内蔵汎用タイマーモジュールで非常に複雑なタイムクリティカルアプリケーションをサポート

タイマーモジュールは、ミリ秒またはサブミリ秒レンジでリアルタイム信号処理を実行する電子制御ユニット（ECU）に使います。歴史的に見て、タイマーモジュールはハードウェア中心またはソフトウェア中心のどちらかでした。どちらの手法にも欠点があります。ハードウェア中心のタイマーモジュールはホストCPUに依存するため、プラットフォームへの依存の原因となり標準化を妨げます。ソフトウェア中心のタイマーモジュールは、待機時間が長くなります。(3)

AURIX 2G TriCoreプロセッサは、汎用タイマーモジュール（GTM）と呼ぶ新しい手法を使っています。GTMの主な仕事は、高速の反復的タスクを処理し、割り込み発生必要数を最小限に抑えることで、CPUの負荷を取り除くことです。これは、初期化後CPUを頻繁に割り込むことなく独立して動作できる多数のプログラマブルハードウェアモジュールを使うことで実現しています。

GTMは、事前に実装済みのハードウェア機能と、単純なプログラマブルプロセッシングコアであるマルチチャンネルシーケンサー（MCS）の両方をサポートする独自のアーキテクチャーを使って、ハードウェア中心手法とソフトウェア中心手法を組み合わせています。このようにGTMは、低レイテンシーと完全なタイミング予測可能性を保証しながらソフトウェアの複雑な機能を実行できます。

GTMはモジュール設計されているため、既存の機能に影響を与えないでシステムに簡単に機能を追加および削除できます。その結果、開発は簡潔になり、プラットフォーム独立性が促進されます。HSMと同様にGTMは、選択したコンパイラがC言語をサポートしている場合、アセンブリだけでなくC言語でもプログラムできます。

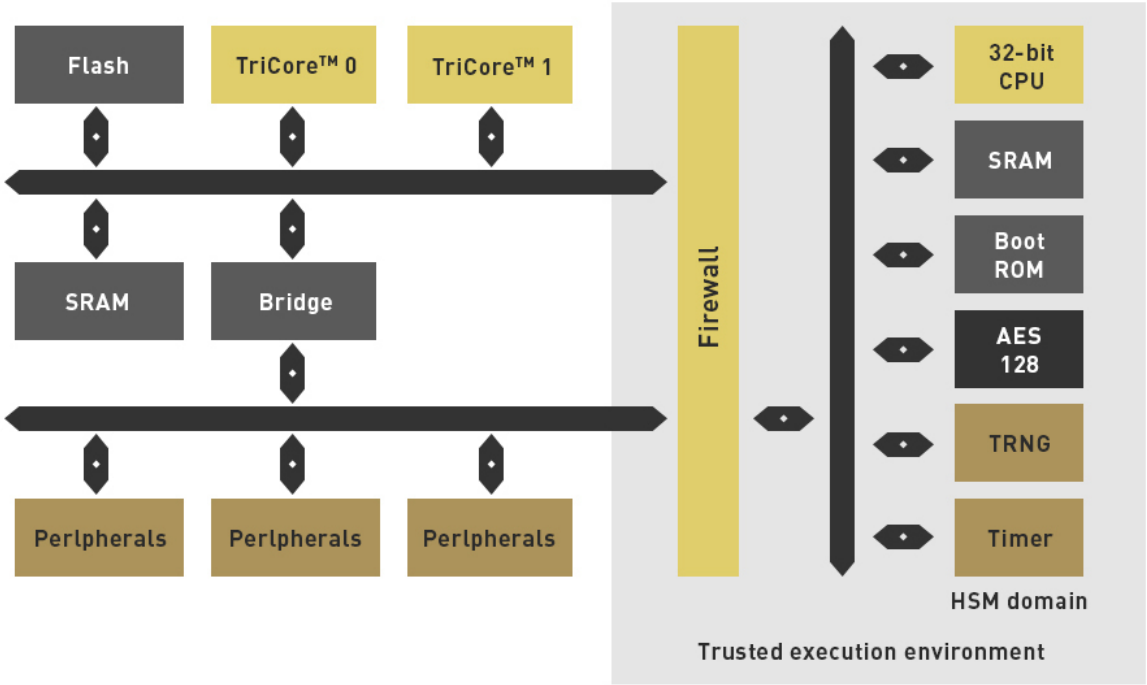


図4. ハードウェアセキュリティモジュール: AURIX 2G TriCoreプロセッサの内蔵ハードウェアセキュリティモジュール（HSM）は、イモビライザーや安全なオンボード通信などのセキュリティ重視の車載アプリケーションのための最も信頼できる部分として機能します（Infineon社の提供による）。

AURIX GTMの初期バージョンの研究で、独立したハードウェアモジュールを使った設計のおかげで、従来のタイマーモジュールよりも高いスループットとより決定的なレイテンシーをGTMが維持することが見出されました。（4）

ハードウェアFFTのサポート

ADASアプリケーションは、多くの場合、レーダーシステムを使っています。このレーダーシステムは、今度はマイクロプロセッサのFFT機能に大きく依存しています。そして、このFFT機能がレーダー周波数を空間情報に変換します。もともとFFT関数は膨大な計算量を必要としますが、TriCoreプロセッサは、レーダーシステムの性能を向上させることができる高効率ハードウェアFFT処理機能を備えているためエネルギー効率の高いソリューションが実現できます。（5）（6）

レーダー処理は、多くの場合、ハイエンドプロセッサで試作されます。ハイエンドプロセッサは、組み込みデバイスとは異なり、ソフトウェアでFFTを実行するための処理能力の余力を多く持っています。今ではADAS開発者は、TriCoreプロセッサの専用ハードウェアFFTアクセラレータユニットを使ってハイエンドコアから組み込みデバイスにアプリケーションを簡単に移植できます。

TriCoreプロセッサは、ASIL-Dまでの組み込みADASアプリケーションを開発できるようにするために必要なハードウェアおよびソフトウェアサポートを提供しています。ASIL-Dは、運転者を支援するための自動決定（緊急ブレーキなど）に関与できることを意味します。

密結合したコンパイラとハードウェアがもたらす最高の結果

自動車業界は、ADAS、レーダー、センサーフュージョン、インテリジェントIVIシステムを制御するエレクトロニクスにますます多く依存するようになっているため、高性能、安全性、データセキュリティの厳しい要件を満たす必要があるアプリケーション向けに、AURIX 2G TriCoreプロセッサは合理的な選択です。重要な機能として、マルチコアロックステップ機能、柔軟なメモリアーキテクチャー、スーパースカラーコア、統合されたハードウェアセキュリティとGTMの併用、ハードウェアFFTのサポートがあります。これらの機能を最大限に活用するため、ソフトウェア設計者はこれらの機能にアクセスするコードを作成し、ハードウェアと密結合するコンパイラとリンカーを選択する必要があります。

参考文献

(1)『TASKING to Showcase Newest Developments in Automotive Safety Checking and Compiler Technology at Embedded World』（TASKINGが、組み込み分野での自動車の安全性チェックとコンパイラ技術の最新動向を紹介）http://www.tasking.com/content/tasking-showcase-newest-developments-automotive-safety-checking-and-compiler-technology

(2)『Embedded Software: Facts, Figures, and Future』（組込みソフトウェア: 現実、統計、将来）、Christof Ebert、Capers Jones http://www.inf.ufpr.br/lmperes/esw_computer.pdf

(3)『TriCore Pipeline and timing』（TriCoreのパイプラインとタイミング）http://www.infineon.com/dgdl/ap3207111_TriCore_Pipeline_Timing_5.pdf?fileId=db3a304312bae05f0112be642c1000f4

(4)『Exploring the Generic Timer Module's Feasibility for Truck Powertrain Control』（汎用タイマーモジュールによるトラックのパワートレイン制御の可能性の検討）、Dan Larsson、Jonas Hemlin http://publications.lib.chalmers.se/records/fulltext/219127/219127.pdf

(5)『AURIX Family Summary』（AURIXファミリーの概要）http://www.infineon.com/cms/en/product/microcontroller/32-bit-tricore-tm-microcontroller/aurix-tm-family/aurix-tm-family-%E2%80%93-tc264da/channel.html?channel=db3a304342c787030142dba5007b1433

(6)『AURIX for ADAS』（ADAS向けAURIX）http://www.infineon.com/dgdl/Infineon-TC264DA-AURIX_Family-PB-v01_00-EN.pdf?fileId=5546d4625696ed76015697c46d6a28bf

詳しくはこちら

製品概要	AURIXファミリーの詳細	汎用タイマーモジュール
AURIX 2Gの概要	ハードウェアセキュリティモジュール	アプリケーション性能の最適化