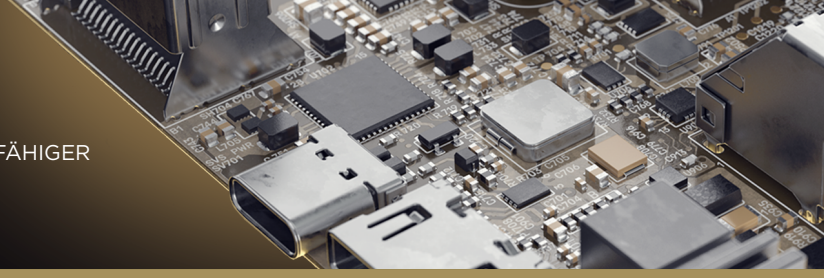
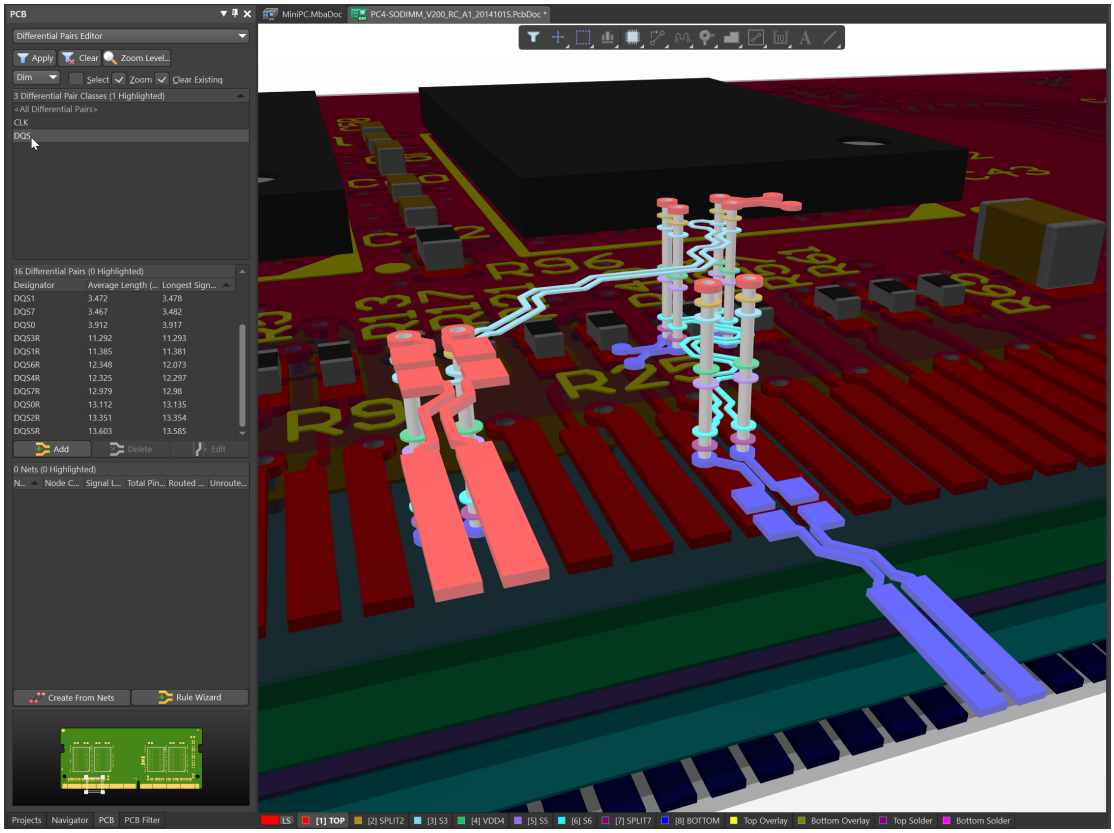
ALTIUM DESIGNER19

EINFACH, MODERN
UND NOCH LEISTUNGSFÄHIGER



FUNKTIONEN UND VORTEILE

- Überragende 3D-Modellierung und Zusammenarbeit.
- Echte, integrierte Werkzeug-Suite für das Elektronikdesign auf PCB-Ebene.
- Kupfer-Füllflächen und Füllflächen-Reihenfolge visuell verwalten.
- Optimieren Sie das Einrichten des PCB vor dem Routing mit der dynamischen, intelligenten Objektplatzierung.
- Eine präzise Materialbibliothek und Solver-basierte Impedanzprofile für High-Speed- und Hochfrequenzdesign.
- Erweiterter Lagenaufbau-Manager für Rigid-Flex, eingebettete Bauteile und gedruckte Elektronik.
- Vereinfachter Einsatz von HDI µVias, SkipVias, Sackloch/vergrabenen Durchkontaktierungen sowie Backdrills für moderne High-Speed-Designs.



PCB-LAYOUT

Die Werkzeuge von Altium Designer® für das Leiterplatten-Layout bewältigen die Herausforderungen, mit denen Sie bei der Gestaltung des Layouts - auch bei Designs mit hoher Bauteildichte – konfrontiert werden. Das Gestalten Ihrer Leiterplatte sowie das Organisieren und Platzieren der Bauteile wird dadurch einfach und mühelos, egal ob es sich um ein starres oder flexibles Board handelt. Mit der Fähigkeit zum Platzieren und Verschieben von Bauteilen, die andere Objekte in Ihrem Leiterplatten-Layout verschieben, umgehen oder sich an ihnen ausrichten, sind Ihre Leiterplatten stets bestens für das Routing vorbereitet. Es sind nur wenige Klicks und Tastendrücke erforderlich.

Ohne jegliche Beschränkung hinsichtlich der Leiterplattengröße, der Anzahl der Lagen oder der Komplexität Ihrer Durchkontaktierungen haben Sie die Gewissheit, dass Ihre Anforderungen an „High Density Interconnect" (HDI)- oder High-Speed-Leiterplatten jederzeit erfüllt werden. Außerdem werden Signalintegritätsstörungen auf High-Speed-Leiterplatten vermindert, weil Sie die vollständige Kontrolle über jede Bohrung haben, mit Bohrlochtoleranzen und Backdrill-Fähigkeit.

Native3D™

Die NATIVE 3D-Technologie von Altium bietet eine beeindruckend realistische 3D-Modellierung mit Echtzeit-Abstandsprüfung. Die Kollaboration zwischen Elektronik- und Mechanik-Design gelingt dank der beliebten STEP-/Parasolid-Mechanikmodelle ganz einfach direkt in der Designumgebung.

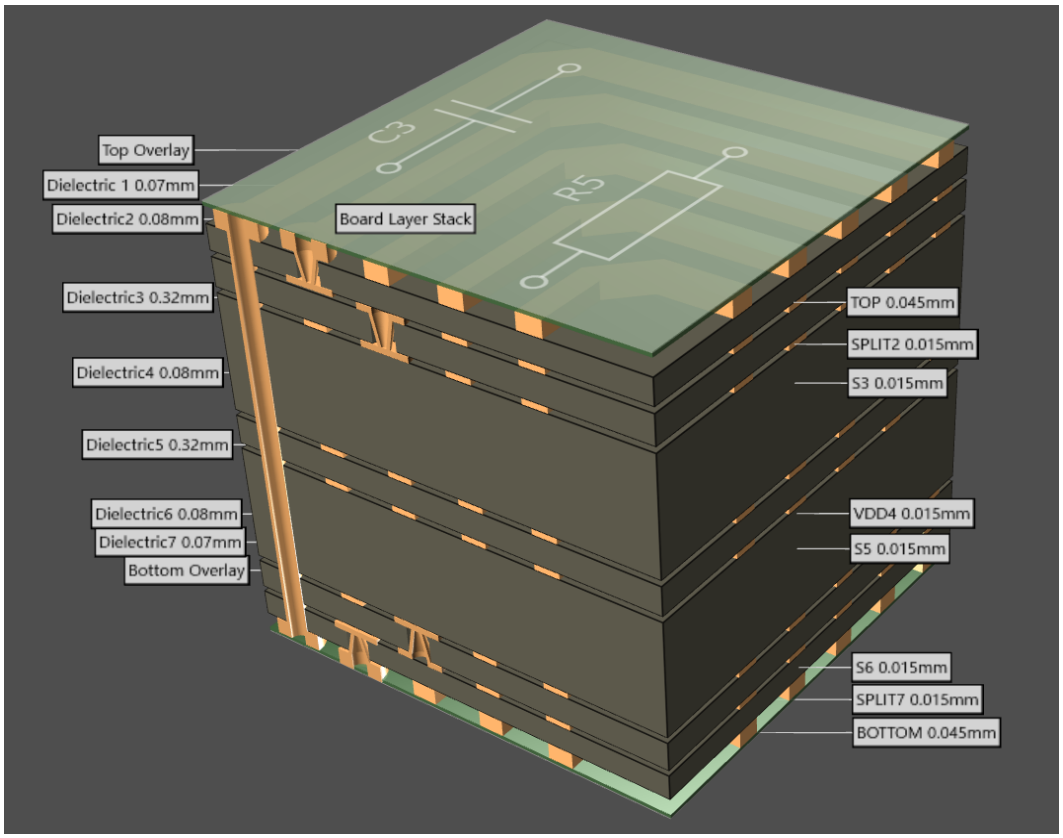
Benutzer können 3D-Modelle und mechanische Gehäuse aus SOLIDWORKS® und anderen MCAD-Systemen importieren und haben so Zugang zu den realistischsten, genauesten und datenreichsten 3D-Modellen, die eine Leiterplatte ohne teure Prototypen präzise darstellen können. Der IPC-konforme PCB-Bauteilassistent erfüllt alle weiteren 3D-Modellanforderungen mit einem geführten Prozess zum Erstellen eigener Bauteile. Reduzierte Prototypkosten ermöglichen eine schnellere Markteinführung und geringere Fertigungs-/Neubestückungskosten.

Visuelles Lagenaufbau-Management

Der Lagenaufbau-Manager ermöglicht es Benutzern, die Materialzusammensetzung und spezialisierte Bereiche auf der Leiterplatte zu definieren. Für flexible Schaltungen und Rigid-Flex PCB-Designs können Benutzer den gesamten Lagenaufbau mit allen starren und flexiblen Abschnitten kontrollieren, einschließlich aller Biegewinkel und individuellen Lagendefinitionen. Sie können 3D-Funktionen nutzen, um Lagenaufbauten aus 2 und mehr Lagen mit Teilmengen der Materialien aus Ihrem Haupt-Lagenaufbau zu visualisieren. Jede Lage hat ihre individuelle Definition mit den entsprechenden parametrischen Daten.

Komplexe Leiterplatten mit mehreren Lagenaufbauten können nebeneinander definiert werden, um die Leiterplattenkonstruktion zu erleichtern. Die Benutzer definieren und verwalten sämtliche Lagenaufbauten an einer zentralen Stelle, was das Verfolgen der Einzelheiten zu den Lagenaufbauten vereinfacht und Fehler sowie Missverständnisse hinsichtlich der Lagendetails minimiert.

Die meisten modernen starren PCBs erfordern mehrere Lagen, darunter oftmals High Density Interconnects (HDI) für Breakouts integrierten Schaltungen mit hoher Anschlussdichte (z. B. CPUs und Speicher). Wenn zu den Forderungen nach hoher Dichte auch noch High-Speed-Signale kommen, kann es für PCB-Entwickler durchaus schwierig sein, den besten Kompromiss zwischen diesen komplexen Designvorgaben, dem Budget und der Fertigungsausbeute zu finden. Der leistungsfähige Lagenaufbau-Manager macht diesen Balanceakt wesentlich leichter.



Lagenaufbau-Impedanzprofile

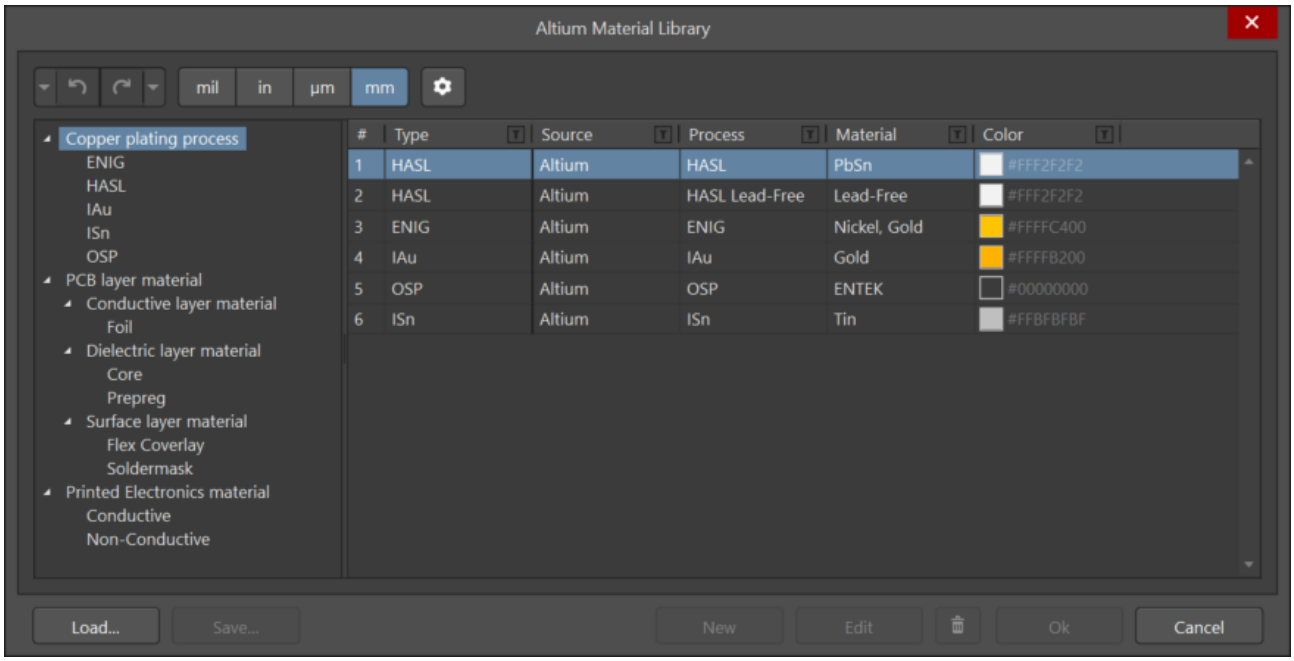
PCB-Designs werden nicht nur immer kleiner, sondern auch wesentlich dichter. Die Signalflankenraten, der Datendurchsatz und die Taktfrequenzen steigen immer weiter an. Um in modernen Designs die Signalintegrität zu wahren und innerhalb der nötigen Toleranzbänder zu bleiben, sind präzise Impedanzprofile unabdingbar.

Aus der Materialbibliothek im Lagenaufbau-Manager lassen sich präzise Leiter- und Dielektrika-Parameter in einem leistungsfähigen elektromagnetischen 2D-Field-Solver verwenden, um anhand der Sollimpedanz die Breite für Einzelleiter und Differenzialpaare zu berechnen. Außerdem können mit den gewünschten Leiterbahnbreiten und -abständen auch Impedanzwerte berechnet werden. Die Benutzer können jede stromführende Lage im Aufbau als Referenzebene definieren, egal ob es sich um eine Flächenlage handelt oder nicht. Hierdurch sind beim impedanzkontrollierten Routing deutlich mehr Flexibilität und Präzision möglich. Die Designregeln und -vorgaben für das PCB können sich dann auf ein beliebiges Impedanzprofil beziehen, um beim interaktiven Routing, der Ausführung von ActiveRoute, beim Glossing und bei Lagenwechseln während des PCB-Designs die Vorgaben für Breite, Abstände und Lücken (bei Differenzialpaaren) einzuhalten.

Materialbibliothek

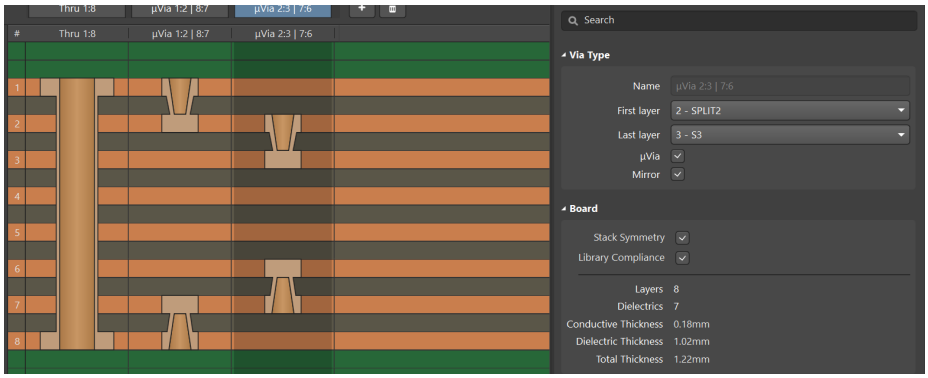
Die Lagenaufbau-Materialbibliothek ermöglicht Designern das Hinzufügen von Eigenschaften sowie das Bearbeiten, Erstellen, Importieren oder Exportieren jeglicher Daten von Materialherstellern, die bei der PCB-Produktion eingesetzt werden. Benutzerparameter sowie Angaben zu Leitfähigkeit, Dielektrizitätskonstanten und andere Informationen können mit dem Lagenaufbau-Manager und Impedanzprofilen hinzugefügt und genutzt werden.

Zusätzlich zu den traditionellen Kernen, Prepregs und Kupferfolien im PCB-Produkt lassen sich auch andere Materialien und Leiter hinzufügen, um alle Anforderungen der Benutzer zu erfüllen – Beschichtungen, Pasten, dielektrische Folien und leitfähige Tinten für gedruckte Elektronik können in der Materialbibliothek hinzugefügt, verwendet und gepflegt werden und werden auch in den Lagenaufbau-Berichten für die Fertigung berücksichtigt.



HDI µVia- und SkipVia-Modellierung

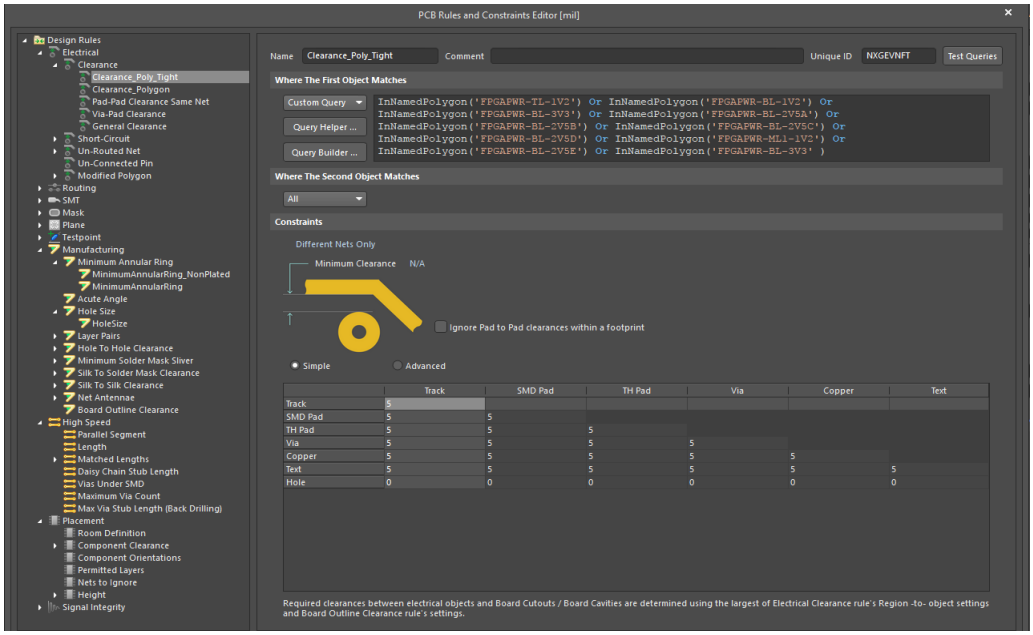
Dank erweitertem Lagenaufbau-Design mit µVia-, SkipVia- und Backdrill-Modellierung sowie Ausgaben-Erzeugung können Sie moderne, dichte Leiterplatten mit den neuesten High-Speed-Bausteinen und -Gehäusen entwickeln. Da mehrere HDI µVias, SkipVias, Sacklochbohrungen/vergrabene Durchkontaktierungen und Backdrills mithilfe von Profilen erstellt und unterstützt werden können , können Designer genau sehen, was hergestellt werden soll. Diese Herstellungsvorgaben lassen sich dann in das Design einpflegen und dem PCB-Fertiger mitteilen.



Regelgetriebenes Design

Der PCB-Editor in Altium Designer nutzt Designregeln, um die Design-Anforderungen zu definieren. Diese Regeln decken kollektiv jeden Aspekt des Designs ab und bilden einen Befehlssatz, dem der PCB-Editor folgt. Sie umfassen Routing-Breiten, Abstände, Flächenverbindungs-Stile, Durchkontaktierungs-Stile und noch mehr. Viele dieser Regeln können mit der Online-Entwurfsregelprüfung (DRC) in Echtzeit überwacht werden. Entwurfsregeln in Altium Designer sind keine Attribute der Objekte, sondern werden unabhängig von den Objekten definiert. Dabei hat jede Regel ihren Geltungsbereich, der festlegt, auf welche Objekte sie sich bezieht.

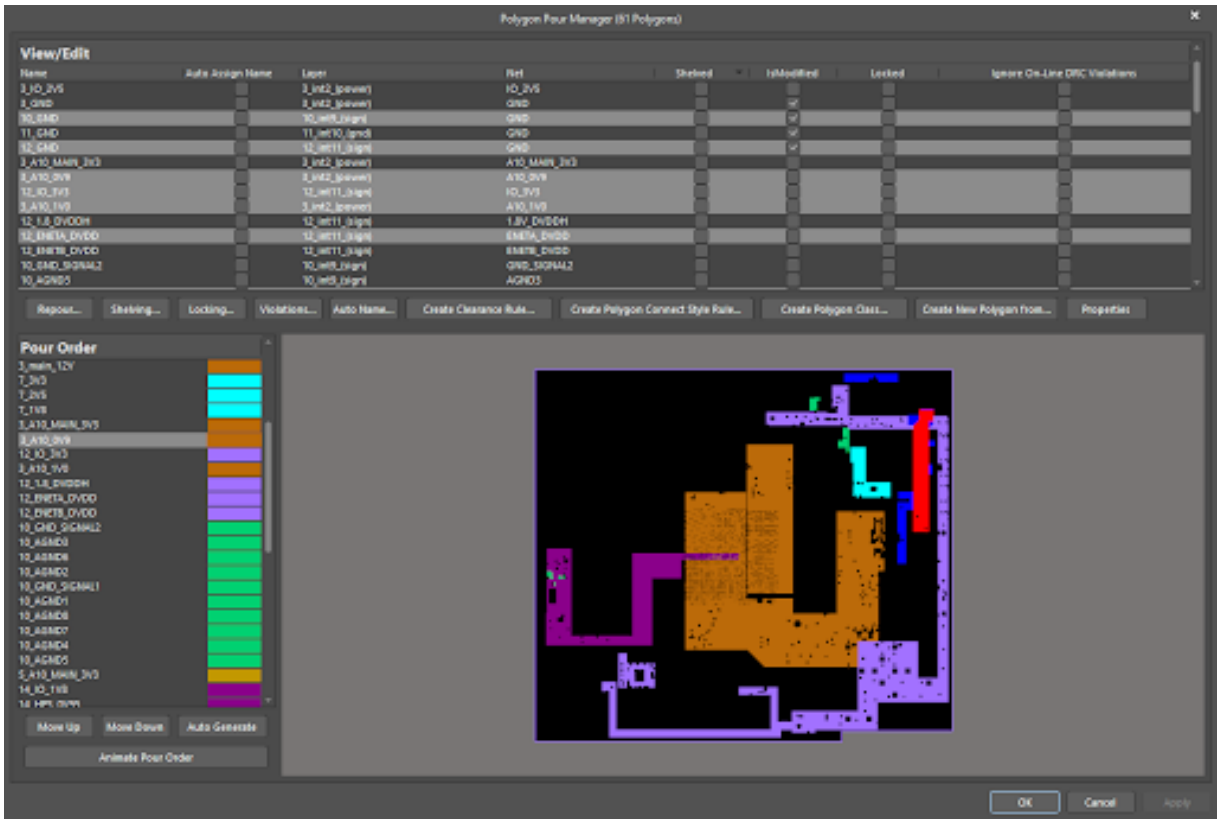
Die Regeln in Altium Designer werden hierarchisch angewendet. Zum Beispiel ist die Regel mit dem höchsten Rang die Abstandsregel, die für die gesamte Leiterplatte gilt. Zusätzlich kann es noch eine Abstandsregel für eine Klasse von Netzen sowie eine weitere für die Pads innerhalb einer Klasse geben. An der Priorität und dem Geltungsbereich der Regeln kann der PCB-Editor erkennen, welche Regel für die einzelnen Objekte im Design gilt. Dank dieser Flexibilität können Sie verschiedene Entwurfsregel-Sätze mit unterschiedlich strengen Design-Anforderungen definieren und diese dann in Vorlagen hinterlegen. Wenn Sie sich die Zeit zum Erstellen dieser Vorlagen nehmen, können Sie und Ihre Kollegen effektiv und sicher designen, in der Gewissheit, dass das Regelsystem dafür sorgt, dass Sie sich beim Design an genehmigten Anforderungen orientieren.



Kupfer-/Polygonflächen-Verwaltung

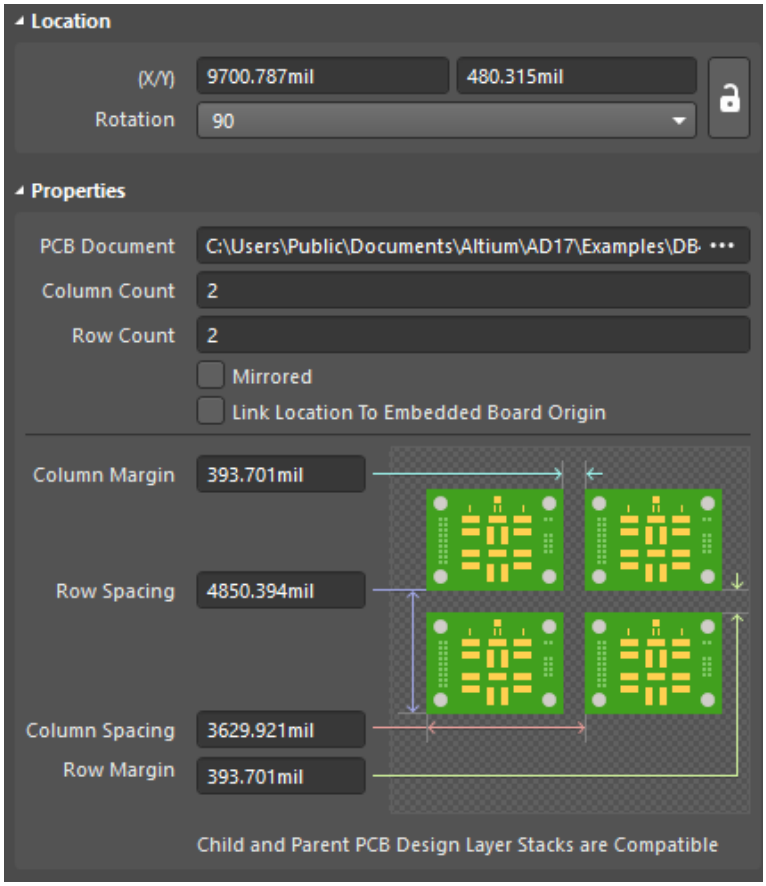
Kupfer-Polygonflächen werden verwendet, um feste oder schraffierte (Gitter-)Bereiche auf einer PCB-Lage zu erstellen. Dies geschieht entweder mit Region-Objekten oder einer Kombination aus Leiterbahn- und Bogen-Objekten. Sie werden häufig verwendet, um Versorgungs- und Signalflächen zur Verbindung mit Bauteilen zu erstellen, und lassen sich ebenso für eine bessere Wärmeverteilung nutzen. Üblicherweise verwenden PCB-Designer Kupfer-Füllflächen, um die außerhalb von Leiterbahnen, Pads und Abständen verbleibenden Bereiche aufzufüllen.

In Altium Designer lassen sich Kupferbereiche mit drei verschiedenen Design-Objekten definieren: Fills, Solid Regions und Polygon Pours. Sie können ein Polygon interaktiv platzieren oder es aus einem Satz bestehender Leiterbahn- und Bogen-Objekte, die eine geschlossene Form ergeben, erstellen. Der Vorteil eines Polygon Pours liegt darin, dass gemäß den Entwurfsregeln automatisch Abstände zu Kupferobjekten eingehalten werden, die zu einem anderen Netz gehören. Darüber hinaus kann es unregelmäßig geformte Flächen einer Leiterplatte füllen, da die Füllung automatisch um die bestehenden Objekte herum erfolgt. Es werden dabei nur Verbindungen zu Objekten hergestellt, die zum selben Netz gehören wie die Polygonfläche.



Nutzenerstellung

Bei der auch als Step- and Repeat-Prozess bezeichneten Nutzenerstellung (Panelization) geht es um das Platzieren von zwei oder mehreren PCBs auf einem Panel. Dies ermöglicht das Sichern der Leiterplatten während der Herstellung, des Versands und der Bestückung. Da der Preis Ihres PCB pro Panel berechnet wird, werden Ihre Kosten direkt davon beeinflusst, wie viele PCBs auf einem Panel hergestellt werden können. Die Nutzenerstellungs-Funktion von Altium Designer macht es einfach, ein Panel mit ein und demselben oder unterschiedlichen Leiterplatten-Designs zu definieren. Da die Quell-Leiterplatten verknüpft und nicht kopiert werden, wird jede Designänderung auf der Quell-Leiterplatte sofort auf das gesamte Panel übertragen.



Präzise Objektplatzierung

Beim Entwurf eines PCB benötigen Sie eine Vielzahl an Objekten. Die meisten Objekte, die in einem PCB-Dokument platziert werden, definieren Kupfer- oder Freiflächen. Altium Designer ermöglicht Ihnen die Kontrolle über zwei Arten von Objekten, mit denen Sie arbeiten können: **Primitive Objects** (Basisobjekte) und **Group Objects** (Gruppenobjekte). Basisobjekte sind die grundlegendsten Elemente wie etwa Leiterbahnen, Pads, Durchkontaktierungen, Füllungen, Bögen und Zeichen. Alles, was aus Basisobjekten zusammengesetzt und als Designobjekt gekennzeichnet ist, ist ein Gruppenobjekt. Beispiele für Gruppenobjekte sind Bauteile, Bemaßungen, Koordinaten und Polygonflächen.

In Altium Designer ist das Platzieren beliebiger Objekte einfach und stets gleich, unabhängig davon, welches Objekt jeweils platziert wird. Wählen Sie einfach ein Objekt aus und legen Sie die Stelle, an der es platziert werden soll, mit einem Rechtsklick (oder <Esc>) fest. Altium Designer optimiert dank seiner intelligenten Bauteil-Platzierung auch das Platzieren von Bauteilen. Es vereinfacht das mühevolle Ausrichten von Objekten, da diese schon während des Ziehens dynamisch ausgerichtet werden. Klare grüne Markierungslinien werden angezeigt, wenn das Bauteil entweder an benachbarten Bauteilen oder an den Pads benachbarter Bauteile ausgerichtet ist. Designer haben mehrere Modi zur Auswahl, um zu gewährleisten, dass die Bauteilplatzierung effizient verläuft: Hindernisse ignorieren, Hindernisse verschieben und Hindernisse umgehen.